(19)日本国特許庁（ＪＰ）　(12)特　許　公　報（Ｂ２）　(11)特許番号
特許第3262175号
(P3262175)

(45)発行日　平成14年３月４日(2002.3.4)　(24)登録日　平成13年12月21日(2001.12.21)

(51)Int.Cl.⁷	識別記号	Ｆ Ｉ	
Ｈ０４Ｎ　5/66	１０２	Ｈ０４Ｎ　5/66	１０２Ｂ
Ｇ０９Ｇ　3/36		Ｇ０９Ｇ　3/36	

請求項の数１(全 3 頁)

(21)出願番号　特願平3－104781

(22)出願日　平成３年４月10日(1991.4.10)

(65)公開番号　特開平4－311175

(43)公開日　平成４年11月２日(1992.11.2)

審査請求日　平成10年１月30日(1998.1.30)

(73)特許権者　000006611
株式会社富士通ゼネラル
神奈川県川崎市高津区末長1116番地

(72)発明者　吉田　佳夫
川崎市高津区末長1116番地　株式会社富士通ゼネラル内

審査官　田村　征一

(58)調査した分野(Int.Cl.⁷，ＤＢ名)
H04N　5/66

(54)【発明の名称】　液晶駆動法

(57)【特許請求の範囲】

【請求項１】　奇数ラインドライブ回路と偶数ラインドライブ回路とからなる液晶ドットマトリクスディスプレイにおいて、奇数フィールドと偶数フィールドとの判別回路と、スタートパルスを基準クロックパルスで遅延するＤ－フリップフロップ回路と、スタートパルス又は基準クロックパルス分の遅延をしたスタートパルスを前記判別回路の判別結果に応じて選択し、選択した出力を前記偶数ラインドライブ回路に供給するスイッチ回路とを有し、

前記判別回路の判別結果が奇数フィールドの場合スタートパルスを選択し、判別結果が偶数フィールドの場合基準クロックパルス分の遅延をしたスタートパルスを選択するように前記スイッチ回路をフィールド毎に切り換えて、隣接する２ラインを同時に同一信号で表示してなるノンインタレース走査を特徴とする液晶駆動法。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】液晶ドットマトリクスディスプレイを用いたテレビ受像機等映像関連機器のライン駆動法に関する。

【０００２】

【従来技術】従来の液晶駆動法はライン電極を図４に示すように１ライン置きに液晶パネル２の左右に取り出し、奇数odd フィールドは奇数ラインドライブ回路1a出力パルスFoにより駆動し、偶数evenフィールドは偶数ラインドライブ回路1b出力パルスFeにより駆動する。図５（ａ），（ｂ），（ｃ）に奇数odd フィールドおよび偶数evenフィールド走査時の垂直同期信号Ｖsync，水平同期信号Ｈsyncに対する奇数ラインドライブ回路1a出力パ

ルスFoおよび偶数ラインドライブ回路1b出力パルスFeのタイミングを示す。液晶が高精細になると画面フリッカが目立つようになり、また、フリッカが目立たないようにノンインタレース走査を行うにはラインメモリ等を用いたディジタル処理を必要とするため回路規模が大きくなる。また、ノンインタレース走査のために通常の２ライン同時駆動を行うと、液晶パネル２上で奇数odd フィールドにおいては図６（ａ）の矢印→の２ラインを同時に同一の信号でドライブし、偶数evenフィールドにおいては図６（ｂ）の矢印←の２ラインを同時に同一の信号でドライブすることになる。

【０００３】

【発明が解決しようとする課題】本発明は従来例に鑑みてなされたもので、ラインメモリ等大規模の集積回路を使用せずにノンインタレース走査をする高精細画質表示のためのコストメリットある液晶駆動法を提供するものである。

【０００４】

【課題を解決するための手段】本発明は、液晶パネルの偶数ラインドライブ回路側を偶数フィールド毎に水平走査タイミングを１ライン遅延することで奇数ラインドライブ回路側との複数ライン同時駆動によるノンインタレース走査を特徴とする。

【０００５】

【作用】図１に示すように、表示用液晶パネル２、同液晶パネル２の奇数odd ラインドライブ回路1a、偶数evenラインドライブ回路1b、奇数ラインドライブ回路1aのシフトレジスタ3a，偶数ラインドライブ回路1bのシフトレジスタ3b、奇数／偶数フィールド判別回路４、Ｄ－フリップフロップ回路５、スイッチ回路の構成からなり、偶数フィールド毎にフィールド判別回路４出力の判別信号７により、水平走査タイミングを１ライン遅延したＤ－フリップフロップ回路５出力信号８を選択し、シフトレジスタ3bを介して図３（ｂ）に示す矢印→の２ラインを同時に同一の信号でドライブする。

【０００６】

【実施例】ノンインタレース走査をするためには２ラインを同時に同一信号で駆動する方法による。図１の２は画像表示用液晶パネル、1aは液晶パネル２の奇数odd ラインそれぞれを駆動するドライブパルスFoを出力する奇数ラインドライブ回路、1bは液晶パネル２の偶数evenラインそれぞれを駆動するドライブパルスFeを出力する偶数ラインドライブ回路、3a，3bはそれぞれ基準クロックパルスCKおよび奇数／偶数フィールド走査開始のスタートパルスSP等制御信号による奇数ラインおよび偶数ライン走査パルスのシフトレジスタ、４は垂直同期信号Ｖsyncおよび水平同期信号Ｈsyncを入力して偶数フィールド判別信号７を出力する奇数／偶数フィールド判別回路、５はフィールド走査開始のスタートパルスSPを１ライン遅延するＤ－フリップフロップ回路、６は前記フィールド判別回路４出力の判別信号７により奇数／偶数フィールドのスタートパルスSPを選択出力するスイッチ回路である。

【０００７】図２の（ａ），（ｂ）はそれぞれ偶数evenラインドライブ回路1bの奇数フィールドおよび偶数フィールド走査時のドライブパルスFeのタイミングである。２ラインを同時にドライブするには奇数ラインドライブ回路1aおよび偶数ラインドライブ回路1bを同一信号で動作させればよい。しかし、この場合、奇数フィールド走査では図３の（ａ）に示す矢印→表示のラインドライブのタイミングとなり問題はないが、偶数フィールドにおいては従来例の図６の（ｂ）に示す矢印←表示データの逆転が生ずる上に、奇数／偶数両フィールドで同一ラインが同じ信号となるのでペアリングが発生し画質が低下する。そこで、図１に示すように、偶数ラインドライブ回路1b側のシフトレジスタ3bスタートパルスSP入力回路にフィールド判別回路４、Ｄ－フリップフロップ回路５およびスイッチ回路６を付加する。

【０００８】即ち、偶数フィールド走査時フィールド判別回路４出力の判別信号７によりスイッチ回路６を奇数フィールド走査時の端子ａ側から端子ｂ側に切り換えて、偶数ラインドライブ回路1bの水平走査タイミングを１ライン遅延するＤ－フリップフロップ回路５出力信号８を選択し、図２（ｂ）の点線で示す仮想ドライブ1Dを置くことで、奇数ラインドライブ回路1a出力Foのタイミングとあわせて図３の（ｂ）に示す矢印→表示のラインドライブのタイミングとしペアリングのないノンインタリーブ走査の高精細画像を表示する。また、奇数フィールド走査時はスイッチ回路６を端子ａ側に切り換えることで、奇数ラインドライブ回路1a出力Foのタイミングとあわせて図３の（ａ）に示す矢印→表示のラインドライブのタイミングとしノンインタリーブ走査を行う。

【０００９】

【発明の効果】以上のように本発明は、液晶パネルの偶数ラインドライブ回路側を偶数フィールド毎に水平走査タイミングを１ライン遅延することで奇数ラインドライブ回路側との複数ライン同時駆動を可能とし、ラインメモリ等大規模の集積回路を使用せずにノンインタレース化を図る高精細画質表示のためのコストメリットある液晶駆動法を実現することができる。

【図面の簡単な説明】

【図１】複数ライン同時駆動によるノンインタレース走査液晶駆動法のブロック図である。

【図２】図１の偶数ラインドライブにおける奇数／偶数フィールドのタイミング図である。

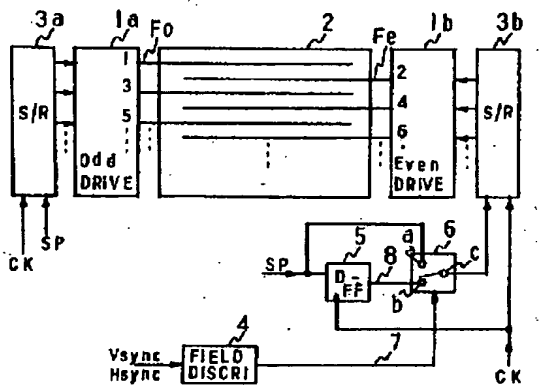
【図３】図１の液晶パネルにおける奇数／偶数フィールドのラインドライブタイミング表示図である。

【図４】従来の液晶駆動法を説明するためのブロック図である。

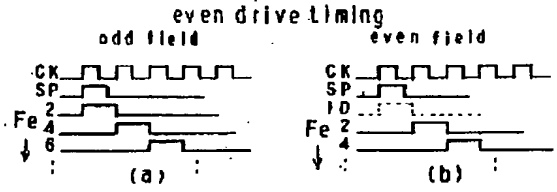
【図５】図４の奇数／偶数フィールドにおける液晶パネ

ル奇数／偶数ラインドライブのタイミング図である。
【図６】図４の液晶パネルにおける奇数／偶数フィールドのラインドライブタイミング表示図である。
【符号の説明】
1a　奇数ラインドライブ回路
1b　偶数ラインドライブ回路
2　液晶パネル
3a　奇数ライン用シフトレジスタ
3b　偶数ライン用シフトレジスタ
4　奇数／偶数フィールド判別回路
5　Ｄ－フリップフロップ回路
6　スイッチ回路

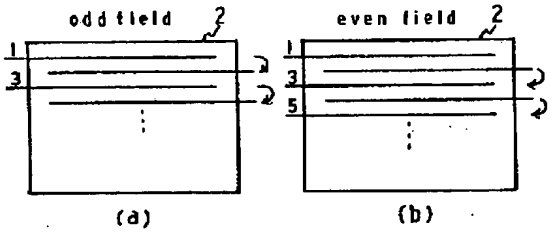
【図１】



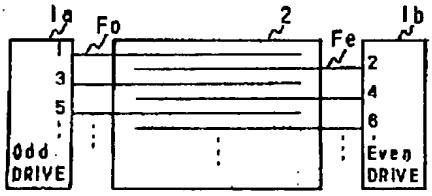
【図２】



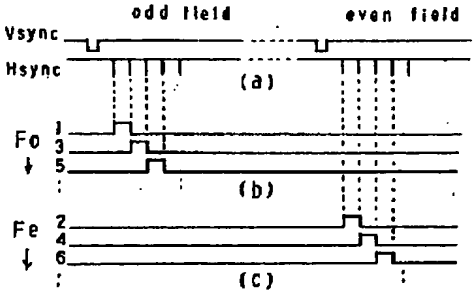
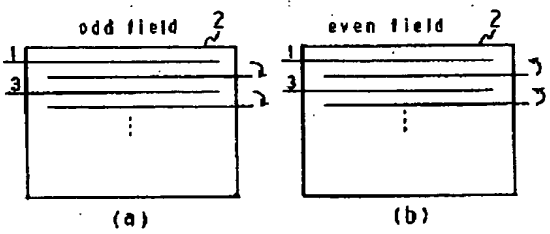
【図３】



【図４】



【図５】



【図６】